

## Лабораторная работа №2

### **Задание:**

В системе Logsim построить логическую схему для четырехразрядного дешифратора (4 входа, 10 выходов: несмотря на то, что четырехразрядный шифратор обычно имеет 16 выходов, в нашем случае потребуется только 10, так как создаваемый процессор будет иметь 10 команд).

Так же создайте новую подсхему с названием TRIG, в данной подсхеме создайте D-триггер.

Создайте новую подсхему MEM12, в которой из только что созданных триггеров соберите 12-разрядную ячейку памяти (регистр). Регистр должен иметь 12 входов данных, 12 выходов, 1 вход синхронизации.

### **Результат работы:** Файл, содержащий:

логические схемы четырехразрядного дешифратора, D-триггера и 12-разрядной ячейки памяти (регистра).